

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 55-032026

(43)Date of publication of application : 06.03.1980

(51)Int.Cl.

G02F 1/133

G09F 9/35

(21)Application number : 53-104210

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 25.08.1978

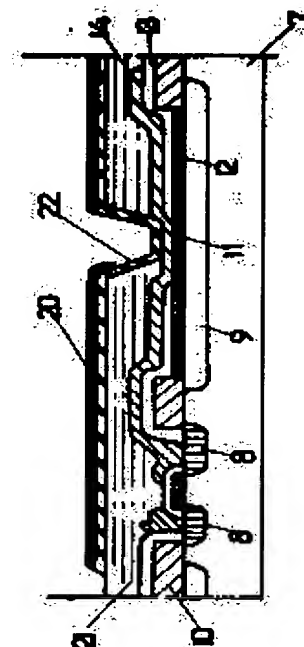
(72)Inventor : OGUCHI KOICHI
HOSOKAWA MINORU
YAZAWA SATORU
NAGATA MITSUO

(54) LIQUID CRYSTAL DISPLAY PANEL

(57)Abstract:

PURPOSE: To increase contrast and make viewing easier by reducing the ratios occupied by the regions where diagonal vapor deposition films do not deposit owing to serrations at the time of flattening the surface of the regions where semiconductor substrate surfaces contribute to displaying and performing diagonal vapor deposition.

CONSTITUTION: An n type Si substrate 7 wherein the region encircled by alternate two long and short dashes line corresponds to one picture element is provided with p type diffused layers 8, n+ type diffused layers 9, field oxide film 10, SiO₂ film 11, doped poly-Si film 12, CVD method SiO₂ film 13, and Al films 14 for electrodes and wirings. Varnish form insulation layer of 1W5μ thick is coated and formed on the highly undulated surface of this semiconductor substrate, whereby a layer 21 for flattening the surface is formed. Next, through holes are provided and transparent conductive film layers 22 for liquid crystal driving are provided in connection with the films 14. Thereafter, an orientation film 20 is formed by diagonal vapor deposition of SiO.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of

rejection]

[Date of requesting appeal against examiner's decision of
rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑬ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭55—32026

⑤ Int. Cl.³
G 02 F 1/133
G 09 F 9/35

識別記号
1 0 2

庁内整理番号
7348—2H
7013—5C

⑬ 公開 昭和55年(1980)3月6日

発明の数 1
審査請求 未請求

(全 4 頁)

⑭ 液晶表示パネル

⑮ 特 願 昭53—104210

⑯ 出 願 昭53(1978)8月25日

⑰ 発 明 者 小口幸一
諏訪市大和3丁目3番5号株式
会社諏訪精工舎内

⑱ 発 明 者 細川稔
諏訪市大和3丁目3番5号株式
会社諏訪精工舎内

⑲ 発 明 者 矢澤悟
諏訪市大和3丁目3番5号株式
会社諏訪精工舎内

⑳ 発 明 者 永田光夫
諏訪市大和3丁目3番5号株式
会社諏訪精工舎内

㉑ 出 願 人 株式会社諏訪精工舎
東京都中央区銀座4丁目3番4
号

㉒ 代 理 人 弁理士 最上務

明 細 書

発明の名称 液晶表示パネル

特許請求の範囲

(1) 表示セルを構成する一方の基板に、複数の能動素子及び受動素子をマトリックス状に配列した半導体基板を用いた液晶表示パネルにおいて、該半導体基板は表面平坦化処理が施された基板表面上に該能動素子及び受動素子に対応してマトリックス状に電極膜が形成されておりかつ該半導体基板表面は配向処理膜にて覆われていることを特徴とする液晶パネル。

(2) 半導体基板表面の表面平坦化処理は、凹凸の激しい半導体基板上に、1～5μの膜厚にてワニス状の絶縁材料を塗布形成して成ることを特徴とする特許請求の範囲第1項記載の液晶表示パネル。

(3) 半導体基板表面の配向処理膜はB10の傾め層膜であることを特徴とする特許請求の範囲第1

項記載の液晶表示パネル。

(4) 液晶表示パネル内の液晶は、ねじれネマチック構造を有することを特徴とする特許請求の範囲第1項記載の液晶表示パネル。

(5) 液晶表示パネル内の液晶は、多色性染料とネマチック液晶とから成ることを特徴とする特許請求の範囲第1項記載の液晶表示パネル。

発明の詳細な説明

本発明は液晶表示パネルに関するものである。さらに本発明は、表示セルを構成する一方の基板に用いた半導体基板の表面形状及び表面処理に関するものである。

最近、表示装置の進歩には目を見はるものがある。中でも液晶を用いた表示装置は、低電圧駆動、低電力、薄型及び長寿命と非常に多くの利点があり、今日、腕時計、電卓を始め各種装置の表示装置に用いられている。一方液晶表示装置の上述したメリットを生かしてキャラクターディスプレイあるいはテレビ等へのアプリケーションも行なわ

れている。この様にマトリックス表示の行数及び列数が多くなつた場合、表示セルを成する一方の基板に半導体基板を用い該基板上に配置された能動素子により液晶をスタティック駆動する方式が有効である。本発明は、このスタティック駆動型液晶表示体装置に関するものである。

従来の液晶表示パネルを第1図に示す。第1図は従来の液晶表示パネルの構造図を示すものであり、図中の1は能動素子もしくは受動素子を含む半導体基板である。半導体基板表面には、液晶駆動電極2がマトリックス状に配置されている。5はスペーサーであり、上側ガラス板3上には透明導電膜4が形成されている。6は液晶である。第2図は、半導体基板の断面図である。第2図の二点鎖線で囲まれた領域が一面素子に相当する。一面素子中には、トランジスタとコンデンサーがそれぞれ1個づつ含まれている。図中の7は、たとえばn型のシリコン基板、8はp型の拡散層、9はn+型の拡散層である。10はフィールド酸化膜、11はSiO₂膜、12はドーパドポリシリコン膜

である。13はCVD SiO₂膜、14はアルミニウム膜で電極と配線を成す。15は保護膜であり通常はCVD SiO₂膜である。第2図のA部がトランジスタ部、B部がコンデンサー部である。第2図から明らかな如く、通常の工程にて半導体基板を製造した場合、半導体基板表面は1~3μ程度の段差が生じる。これは、半導体基板に組み込まれる素子の形状及び製造プロセスによつても若干異なるが一般に、その表面の凹凸は大きい。したがつて、第2図にて示した様子凹凸の激しい半導体基板を用いて、その表面に、SiO₂等の傾め蒸着により配向処理を施した場合、第3図に示す如く、SiO₂膜が形成される表面と、SiO₂膜が形成されない表面が生ずる。第3図中16は表面に凹凸がある半導体基板、17は、角度θ = 70°~89°にて傾め蒸着されるSiO₂粒子の蒸着方向、18は、半導体基板上に形成されたSiO₂膜である。図からも明らかな如く、半導体基板16の表面の凹凸が激しければ激しい程、SiO₂膜が形成される表面の占める割合は少なくなる。第3

図のように配向用のSiO₂膜が形成されない表面が占める割合が大きいと、この部分は実際の表示に寄与しないため、コントラストが著しく低下し、表示装置としての機能は低下する。本発明はかかる従来の液晶表示パネルの欠点を取り除いたものであり、その目的は、以下具体的な実施例を挙げて説明する。

一般に液晶表示パネルを構成する2枚の基板表面は、液晶の表示方式、種類により水平配向あるいは垂直配向処理が必要である。配向処理にはいろいろな方法がある。たとえばラビング法、傾め蒸着法、シランカップリング剤等のディップング法がそれである。しかし、特性、品質の均一性などの点から、傾め蒸着法が最もよい。傾め蒸着法はSiO₂あるいはテフロン等を真空中で基板に対して、70°~89°の角度で蒸着させ、基板表面に数百~数千Å(オングストローム)の間隔で、細長い線を無数に形成し、液晶の配向を行なうものである。ガラス基板への傾め蒸着の場合は、第4図に示す如く、ガラス板19の表面は平坦であ

るため傾め蒸着膜20は、全面に付着する。一方半導体基板を用いる場合、半導体基板は、前述した如く、表面の段差は1.0μ以上にもなり、仮りに1.0μの段差があつた場合、その表面80°の角度から傾め蒸着すると、段差部の片側5.8μの領域には傾め蒸着膜が形成されないことになる。本発明は、この点を解決するために発明されたものでありコントラストが高くかつ見やすい表示パネルを実現したものである。具体的には半導体基板表面が表示に参与する領域の表面を平坦化し、傾め蒸着を行なう際、段差によつて、傾め蒸着膜が付着しない領域の占める割合を低減したところに特徴がある。第5図は、半導体基板の表面段差を少なくした基板断面構造図である。第5図中の7~14までの番号は、第2図中の番号と対応している。第5図中の21は、本発明のポイントである所の半導体基板表面を平坦にするための層である。また該層21上には液晶駆動電極として、透明導電膜層もしくは金属層22が形成される。この液晶駆動電極は、スルーホールにより下部配

図14と接続されている。半導体基板表面を平坦化する層21は、ポリイミド樹脂、低融点ガラスあるいはその他の絶縁材がよい。ポリイミド樹脂の場合は、ポリイミドワニスとスピンナー塗布により半導体基板の表面に約1~5μの厚さにポリイミド膜を形成する。この場合下地とポリイミド膜との密着性を高めるために、シランカップリング剤をあらかじめ下地半導体基板に塗布しておいてもよい。その後350~550℃の温度にてキュアする。スルーホールは、ヒドラジン液かNaOH液にてホトエッチングすればよい。その後、液晶駆動用電極を形成すればよい。ポリイミドを、半導体基板の平坦化材料として用いることは、ポリイミドは、有機樹脂の中では最も耐熱性に優れ、かつ膜厚が10μ程度までクラックが生じることなく形成出来、パッシベーション効果も優れている点で非常に有用である。しかし、本発明は、ポリイミド被膜に限るものではなく、低融点ガラス例えば、 PbO_2 を主成分とした鉛ガラスでもよいし、 ZnO_2 を主成分とした亜鉛ガラスでもよい。

もよいし、又、受動素子だけが含まれていてもよいことも、もちろんである。本発明の液晶表示セルを液晶表示テレビへ応用した場合、高いコントラストが与えられ、非常に有効である。この場合の液晶は、駆動電圧が低い、ねじれネマチック型液晶でもよいし、又、ネマチック液晶に2色性染料を混合した液晶でもよい。いずれにしろ、表面が平坦化された半導体基板を用いることにより液晶の厚さが均一化出来ることもあり、コントラストの向上が期待出来る。

本発明は、上述した如く、液晶表示パネルのコントラストを高めるために、表示パネルの一方の基板に用いた半導体基板の表面を平坦化処理したことを特徴とする液晶表示パネルに関するものであり、コントラストの向上が期待出来るものである。

図面の簡単な説明

第1図は液晶表示セルの断面構造を説明する図。

第2図は従来の半導体基板の表面凹凸状態を示

さらに、 P_2O_5 を主成分としたリンガラスでもよい。いずれの材質にしろ、形成後の半導体基板の表面の段差が0.5μ以下となれば、本発明を満足するものとなる。以上の方法により成る平坦化された半導体表面上へ傾め蒸着により配向膜を形成すれば、第5図中の20あるいは、第6図中の20に示す如く、表示領域のほとんどすべての領域に配向処理が出来るため、液晶表示パネルのコントラストはすばらしく向上し、かつ見やすい表示パネルが可能となる。第6図中の23は、表面が平坦化された半導体基板であり、24は液晶駆動電極である。本発明による平坦化された半導体基板を用いることにより、液晶表示パネルのコントラストは従来のものと比べて数倍に向上した。

本発明では半導体基板として主にMOS型のトランジスタを含む基板について説明して来たが本発明はこれに限るものではなく、TFT(薄膜トランジスタ)を含む基板でもよいし、又、BOB基板にも適用されることは言うに及ばない。又、半導体基板中には、能動素子だけが含まれていて

す断面構造図。

第3図は表面凹凸が激しい基板への配向処理を示す図。

第4図は表面が平坦なガラス上への配向処理を示す図。

第5図は本発明による表面が平坦化された半導体基板を示す断面構造図。

第6図は本発明による表面が平坦化された基板への配向処理を示す図。

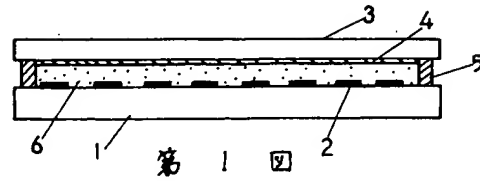
- | | |
|------------------|------------------|
| 1…半導体基板 | 2…液晶駆動電極 |
| 3…上側ガラス板 | 4…透明導電膜 |
| 5…スペーサ | 6…液晶 |
| 7…n型シリコン基板 | |
| 8… p^+ 型拡散層 | 9… n^+ 型拡散層 |
| 10…フィールド酸化膜 | |
| 11…ゲート酸化膜 | |
| 12…ドープドポリシリコン膜 | |
| 13…CVD SiO_2 膜 | |
| 14…第2層配線 | 15…CVD SiO_2 膜 |
| 16…凹凸の激して半導体基板 | |

- 17...傾め蒸着方向 18...傾め蒸着膜
 19...ガラス板 20...傾め蒸着膜
 21...半導体表面を平坦化する層
 22...液晶駆動電極
 23...表面が平坦化された半導体基板
 24...液晶駆動電極

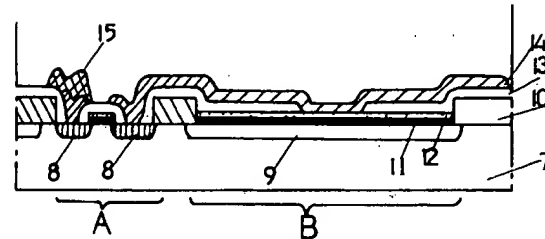
以上

出願人 株式会社 諏訪精工舎

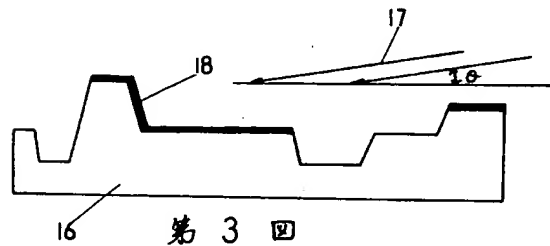
代理人 最上 務



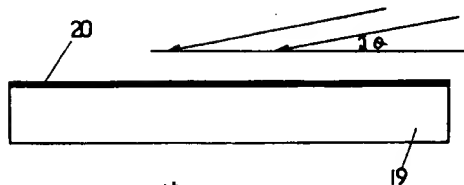
第 1 図



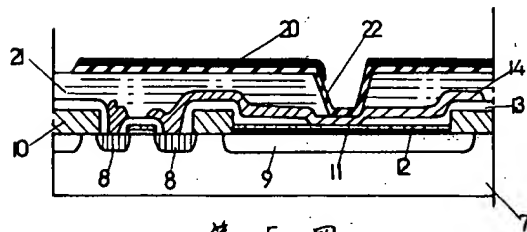
第 2 図



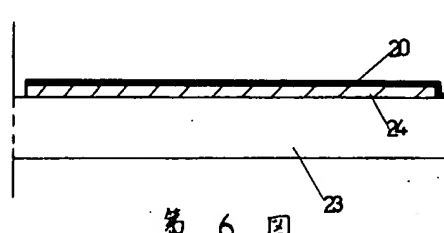
第 3 図



第 4 図



第 5 図



第 6 図